



国立大学法人
豊橋技術科学大学



慶應義塾大学

平成 29 年 8 月 9 日

科学技術振興機構 (JST)
豊橋技術科学大学
慶應義塾大学

磁気の性質を使って論理演算を実現 ～電流を流さない新しいコンピューターが期待～

ポイント

- 磁石の波であるスピン波は、電気を流さず伝えられるため次世代省エネルギーコンピューターへの応用が期待されているが、実際に論理演算を可能にするスピン波回路は実現していなかった。
- スピン波回路の形状を制御することで、全ての基本演算パターンを実現するデバイスの実証に成功した。
- デバイスの微細化や多段化を進めることで、発熱が少なく処理性能の高い新たなコンピューターの開発が期待される。

JST 戦略的創造研究推進事業の一環として、豊橋技術科学大学の後藤 太一 助教と慶應義塾大学 理工学部の関口 康爾 専任講師らのグループは、磁石の波であるスピン波^{注1)}を位相干渉^{注2)}させることで、スピン波演算素子を実現しました。

これまでのスピン波に関する研究で、位相干渉は実現されていましたが、その演算素子としての機能の実証は不十分でした。また、演算素子の全ての機能を実現するのに不可欠な、否定論理積 (NAND)^{注3)}と否定論理和 (NOR)^{注4)}が実現されていませんでした。

本研究グループは、磁性絶縁体^{注5)}である磁性ガーネット^{注6)}をフォーク型 (Ψ型) に加工し、3つの枝からスピン波を入力し接続点で位相干渉させ、幹の部分にその結果を出力することで否定論理積の演算を実現しました。結果はこれまで報告されている強度情報ではなく位相情報として現れており、否定論理積および否定論理和の両方を1つの入力位相によって切り替えることも可能になっています。

本研究により、今回の成果よりもさらに多くの入力情報を1点で一度に同時処理可能な演算素子の開発が可能で、従来の電子回路では発想できなかった飛躍的な処理機能を持つデバイスの実現が期待されます。

本研究は、豊橋技術科学大学の金澤 直輝 特別研究員、高木 宏幸 准教授、中村 雄一 准教授、内田 裕久 教授、井上 光輝 教授、モスクワ大学のグラノフスキー 教授、マサチューセッツ工科大学のロス 教授らと共同で行ったものです。

本研究成果は、2017年8月11日 (日本時間19時) に英国科学誌「Scientific Reports」に掲載されます。

本成果は、以下の事業・研究領域・研究課題によって得られました。

戦略的創造研究推進事業 個人型研究 (さきがけ)

研究領域: 「素材・デバイス・システム融合による革新的ナノエレクトロニクスの創成」
(研究総括: 桜井 貴康 東京大学 教授)

研究課題名: 「極薄磁性酸化物中におけるスピン波位相干渉を用いた多入出力演算素子の開発」

研究者: 後藤 太一 (豊橋技術科学大学 助教)

研究実施場所: 豊橋技術科学大学

研究期間: 平成27年10月～平成31年3月

<研究の背景と経緯>

急速に発達するナノエレクトロニクスは、コンピューターの性能を飛躍的に向上して人間の脳に匹敵あるいは超越する機能を見せています。しかし、その大きさや効率の面では、いまだ大きな隔たりがあります。電子回路は集積度を増加させ高速に動作させるほど発熱が生じ、小型化には限界が見え始めています。そこで、発熱が極めて小さなコンピューターの開発が求められています。

この点で、スピン波回路と呼ばれる磁石が作る波を利用した回路は、電子回路と違って電流を情報キャリア^{注7)}として使わないことから、発熱が極めて小さな情報処理システムを作り出すと期待されています。

スピン波は、波の特徴を持ち、電流とは違った振る舞いをします。平成28年に後藤助教らは、電気の流れない磁性絶縁体（イットリウム鉄ガーネット）の線に、2方向からスピン波を流し1点に集め、スピン波の位相状態によって波が強め合ったり弱め合ったりする「位相干渉」を観測しました。しかし、その結果は基本的な位相干渉の実証にとどまり、実際のコンピューターの構成単位である演算（ロジック）素子を、電子回路と同じように実現したものではありませんでした。

<研究の内容>

今回の研究では、同じ磁性絶縁体膜をフォークのような形（ Ψ 型）に加工し、全ての演算パターンを1つの素子の組合せで実現できる「完全性」を持った論理演算素子^{注8)}を作製し、その動作を実証しました。導波路を金膜で覆い、スピン波線の幅を狭くすることで、単一波長のスピン波だけが伝わるように形成して、信号処理に不要なスピン波の発生を抑制しました。電子回路では、幅や高さ、長さといった形状は、オームの法則^{注9)}によって比例や反比例として働き、扱いやすい一方、スピン波では、ある一定の幅では急激に余分なスピン波が増えたり、適切な長さにしなければ位相干渉が乱れたりします。このため、形状に対する非線形な応答を持つため扱いが容易ではありませんでした。本研究では、この点を解明・理解してデバイスを設計・作製することに成功しました。さらに、存在が確認されているスピン波の中でも、あらゆる方向に伝わる前進体積スピン波を用いたことにより、直線状の配線だけでなく、斜めの配線が可能になりフォーク型の配線を可能にしました。

形成した論理演算素子は図1のように3つの入力（A、B、およびC）と1つの出力を持ちます。波が持つ強度と位相の2つの独立した情報のうち、この素子は位相の状態を入力し、演算の結果を位相の状態として出力します。この構造は、これと同じ素子を何段にもそのまま接続できる（多段化できる）性質を持っているため、応用上極めて重要な要件を満たしたことになります。さらに、入力Cの端子の位相を、0か π に変化すると、否定論理積か否定論理和のどちらかの機能を選択できる点も、応用上の利点といえます（図2）。

電子回路では、トランジスタ素子を複数個つなげて、1つの否定論理積あるいは否定論理和を形成しますが、今回のスピン波の演算素子では、1つの素子の1つの交差点で同機能を実現させることで遅延が生じなくなり、多入力の演算をよりシンプルな構造で同時に情報が処理できます。

<今後の展開>

本研究で実証した論理演算は、スピン波を使った演算システムを開発する上で不可欠です。今回の演算素子は3つの入力を持ちますが、入力端子数は形状でのみ制限されており、同時に処理できる入力あるいは出力数を何十、何百と増やすことができます。また、多重処理が期待できるため、集積度が上がっても発熱の心配がなく、コンピューターやスマートフォンなどの電子機器の性能を格段に向上することが期待されます。

さらに、スピン波は導波材料の薄膜化や電極の微細化によって、波長の短縮化が可能なため、素子のさらなる小型化が可能です。今後、本成果を発展させ、より複雑で身の回りの役立つ、電流を流さない新しい情報処理がスピン波で実現できると期待されます。

<参考図>

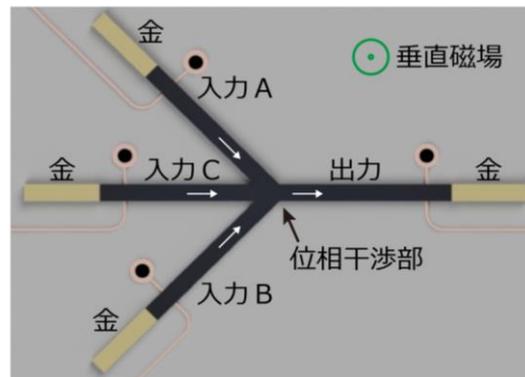


図1 フォーク型のスピン波位相干渉演算素子

3つの入力端子からスピン波を入力すると、位相干渉部で重ね合わされたスピン波は、自動的に、出力端子に演算結果を出力します。スピン波配線は、磁性絶縁体でできており、金膜が各端子の端に設置され、余分なスピン波の発生を抑えています。磁場は素子全体に対して垂直に印加されています。

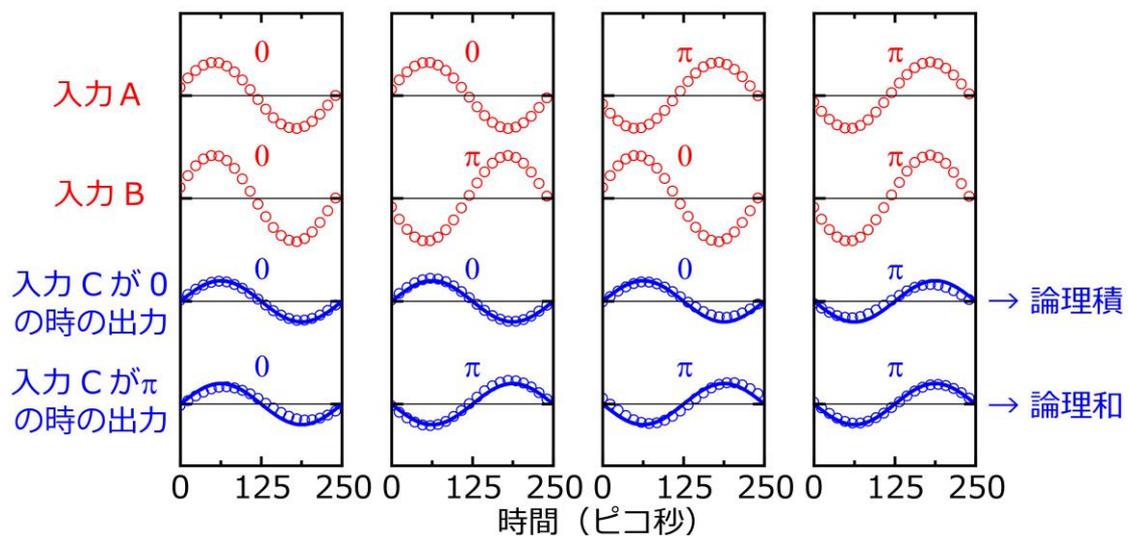


図2 スピン波位相干渉演算子の各端子の位相

0と π は波の位相を表します。入力Cの位相が0の時：入力Aと入力Bの位相が両方共 π の時のみ、出力が π となります（論理積ANDの動作）。入力Cの位相が π の時：入力Aと入力Bの位相がどちらかだけでも π の時、出力が π となる（論理和ORの動作）。すなわち、入力Cの位相状態で演算器機能を論理積か論理和かを切り換えています。「否定NOT」機能は、スピン波の場合、電極位置をずらすだけで実現できるため、否定論理積と否定論理和も同時に実現できたこととなります。入力と出力の両方が位相であるため、この素子は多段化接続することができます。

<用語解説>

注1) スピン／スピン波

スピンとは電子の自転運動であり、自転運動による微小な磁石としての性質。スピン波は、スピンの集団運動であり、個々のスピンのコマ運動（歳差運動）が空間的にずれて波のように伝わっていく現象。

注2) 位相干渉

波が強め合ったり、弱め合ったりする現象。

注3) 否定論理積（NAND）

2つの入力がある時、2つの入力とも“1”であるときだけ、出力が“0”となり、入力のどちらか一方だけでも“0”であれば、出力が“1”となる論理演算素子。

注4) 否定論理和（NOR）

2つの入力がある時、2つの入力のどちらか一方だけでも“1”であれば、出力が“0”となり、2つの入力とも“0”であるときだけ、出力が“1”となる論理演算素子。

注5) 磁性絶縁体

磁石の性質を持っていて、電気を通さない材料。

注6) 磁性ガーネット

磁石の性質を持つガーネット(ざくろ石)。ここではイットリウムと鉄を含むガーネットを用いた。

注7) 情報キャリア

情報を運ぶ担い手。

注8) 論理演算素子

コンピューターの中央演算装置を構成し、デジタル信号“1”、“0”を使って論理演算を行う素子。

注9) オームの法則

ある物質の2点間の電位差(電圧)は、その2点間を流れる電流の大きさに比例するという法則。

<論文タイトル>

タイトル: “The role of Snell’s law for a magnonic majority gate”

(マグノニック多数決回路におけるスネルの法則)

掲載誌: Scientific Reports

<お問い合わせ先>

<研究に関すること>

後藤 太一 (ゴトウ タイチ)

豊橋技術科学大学 助教 (さきがけ研究者 兼務)

〒441-8580 愛知県豊橋市天伯町雲雀ヶ丘1-1

Tel: 0532-44-6991 (秘書 0532-47-0120) Fax: 0532-47-0120

E-mail: goto@ee.tut.ac.jp

<JSTの事業に関すること>

中村 幹 (ナカムラ ツヨシ)

科学技術振興機構 戦略研究推進部 グリーンイノベーション・グループ

〒102-0076 東京都千代田区五番町7 K’s 五番町

Tel: 03-3512-3525 Fax: 03-3222-2067

E-mail: presto@jst.go.jp

<報道担当>

科学技術振興機構 広報課

〒102-8666 東京都千代田区四番町5番地3

Tel: 03-5214-8404 Fax: 03-5214-8432

E-mail: jstkoho@jst.go.jp